

REC'D 07 JUL 2004

WIPO

PCT



Europäisches
Patentamt

European
Patent Office

PTDE 030241 ET
IB/2004/05117

Office européen
des brevets

Bescheinigung

Certificate

Attestation

Die angehefteten Unterlagen stimmen mit der ursprünglich eingereichten Fassung der auf dem nächsten Blatt bezeichneten europäischen Patentanmeldung überein.

The attached documents are exact copies of the European patent application described on the following page, as originally filed.

Les documents fixés à cette attestation sont conformes à la version initialement déposée de la demande de brevet européen spécifiée à la page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

03102105.8 ✓

BEST AVAILABLE COPY

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

Der Präsident des Europäischen Patentamts;
Im Auftrag

For the President of the European Patent Office
Le Président de l'Office européen des brevets
p.o.

A handwritten signature in black ink, appearing to read "R C van Dijk".

R C van Dijk



Anmeldung Nr:
Application no.: 03102105.8 ✓
Demande no:

Anmelde tag:
Date of filing: 11.07.03 ✓
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

Philips Intellectual Property & Standards
GmbH
Steindamm 94
20099 Hamburg
ALLEMAGNE
Koninklijke Philips Electronics N.V.
Groenewoudseweg 1
5621 BA Eindhoven
PAYS-BAS

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.
If no title is shown please refer to the description.
Si aucun titre n'est indiqué se referer à la description.)

Sicherheitssensibles Halbleitererzeugnis, insbesondere Smartcard-Schip

In Anspruch genommene Priorität(en) / Priority(ies) claimed /Priorité(s)
revendiquée(s)
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/
Classification internationale des brevets:

H01L23/00

Am Anmelde tag benannte Vertragstaaten/Contracting states designated at date of
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HU IE IT LU MC NL
PT RO SE SI SK TR LI

BESCHREIBUNG

Sicherheitssensibles Halbleitererzeugnis, insbesondere Smartcard-Chip

Die Erfindung betrifft ein sicherheitssensibles Halbleitererzeugnis, insbesondere Smartcard-Chip, bei dem auf dem Halbleitermaterial neben den durch das Chipdesign

- 5 entworfenen aktiven Strukturen wie Transistoren, Widerstände, Kapazitäten usw., zusätzliche, in den verbleibenden Restflächen generierte, elektrisch nicht aktive, leitfähige Auffüllstrukturen (englisch: Tiles), platziert sind.

Für sicherheitssensible Halbleitererzeugnisse, wie zum Beispiel Smartcard-Chips, wird

- 10 neben dem aktiven Schutz mittels Sensorik und Software-Routinen auch der Schutz vor mechanischen und optischen Angriffen gefordert. Die dafür notwendigen Halbleiterprozesse benötigen in jeder strukturierten Ebene ein möglichst gleichmäßiges Oberflächenprofil sowie einen Mindestbedeckungsgrad der Elemente jeder Ebene. Ausgehend hiervon ist es daher bekannt, neben den durch das Chipdesign entworfenen,
- 15 elektrisch aktiven Strukturen zusätzliche, elektrisch nicht aktive und somit elektrisch auch nicht untereinander verbundene Auffüllstrukturen in die verbliebenen Restflächen zu generieren. Dabei sind die durch das Chipdesign entworfenen, elektrisch aktiven Strukturen, in denen beispielsweise Schaltkreise realisiert sind, teilweise als leitende Strukturen in eine Trägerschicht (englisch: Wafer), die aus Silizium bestehen kann,
- 20 eingebracht, teilweise durch zusätzliche Schichten, wie Oxide, polykristallines Silizium, Metallebahnen, usw. auf dieser Trägerschicht realisiert. Die zusätzlich zu den durch das Chipdesign entworfenen, elektrisch aktiven Strukturen in die Restflächen generierten, elektrisch nicht aktiven und somit elektrisch auch nicht untereinander verbundenen Auffüllstrukturen, also die Tiles, bestehen unter anderem aus Metall. Dabei sind diese
- 25 Auffüllstrukturen in mehreren horizontal verlaufenden Ebenen durch Siliziumoxide isoliert und mit Abstand zueinander angeordnet, wobei dieser Abstand auch zu der aus Polysilizium bestehenden Schicht besteht.

Als nachteilig hat sich insbesondere bei sicherheitssensiblen Halbleitererzeugnissen jedoch gezeigt, dass sich aus ihrer Flächenstruktur eine Anordnung und Verbindungsstruktur analysieren lässt und dass durch die in die verbliebenen Restflächen generierten Auffüllstrukturen keine weiteren Funktionen der sicherheitssensiblen Halbleitererzeugnisse, so auch der Smartcard-Chips, realisiert werden.

Der Erfindung liegt die Aufgabe zugrunde, ein sicherheitssensibles Halbleitererzeugnis, insbesondere Smartcard-Chip, entsprechend dem Oberbegriff von Anspruch 1 zu schaffen, durch den nicht nur eine Analyse der Anordnung und der Verbindungsstruktur aus der Flächenstruktur stark behindert wird, sondern in den durch Realisierung zusätzlicher sinnvoller Schaltungen zusätzliche Funktionen integriert werden.

Diese Aufgabe wird erfindungsgemäß dadurch gelöst, dass durch das Einfügen zusätzlicher Kontakte zwischen Teilen der generierten zuvor elektrisch isolierten Auffüllstrukturen sowie zwischen diesen generierten Auffüllstrukturen und den aktiven Elementen des Chipdesign, insbesondere bei sicherheitssensiblen Halbleitererzeugnissen wie Smartcard-Chips, zusätzliche Signalpfade entstehen. Diese zusätzlichen Signalpfade in den Auffüllstrukturen werden in die vorhandene Schaltung des Halbleiter-Chips zwischen zwei oder mehrere Knoten so eingefügt, dass ein oder mehrere geschlossene Strompfade entstehen. Das Einfügen der zusätzlichen Kontakte in die Auffüllstrukturen kann durch die Verwendung von geeigneten Routing-Programmen automatisiert werden.

In weiterer Ausgestaltung der Erfindung sollten die Kontakte derart gesetzt werden, dass sowohl horizontal als auch vertikal eine willkürliche Verknüpfung der Teilstücke der Auffüllstrukturen vornehmbar ist. Das bedeutet, dass die Kontakte derart zu setzen sind, dass nach jedem Teilstück der Auffüllstrukturen die Verdrahtungsebene, das heißt in der Ebenenhierarchie gewechselt wird. Gleichzeitig ist beim Setzen der Kontakte aber auch berücksichtigt, dass innerhalb eines jeden Teilstückes der Auffüllstrukturen im Wesentlichen, also möglichst häufig, auch die horizontale Richtung gewechselt wird.

Um eine optische Unterscheidung unter dem Mikroskop zu vermeiden, sind beim Setzen der Kontakte möglichst viele, aber nicht alle der generierten, aus Metall bestehenden Auffüllstrukturen, also im Wesentlichen der überwiegende Anteil dieser

- 5 Auffüllstrukturen, in den Signalpfad integriert, so dass aktive, elektrisch verbundene Teilstücke der Auffüllstrukturen auch neben Teilstücken der Auffüllstrukturen liegen können, die als Blindstrukturen gegenüber den aktiven, elektrisch miteinander verbundenen Teilstücken der Auffüllstrukturen isoliert sind.
- 10 Bei der durch die Erfindung erfolgten Schaffung von geschlossenen Signalpfaden durch die elektrische Verbindung der generierten Auffüllstrukturen der modernen Halbleiterprozesse, wobei eine möglichst willkürliche Signalführung angestrebt wird, können alle zu strukturierende Ebenen eines Chipdesigns, wie Diffusionsgebiete, Polysiliziumstrukturen sowie Metallbahnen, in den Signalpfad einbezogen werden.

15

Nach einem weiteren Merkmal der Erfindung kann der geschlossene Signalpfad, der durch das erfolgte Setzen der Kontakte gebildet wird und durch den durch die elektrische Verknüpfung der Teilstücke der Auffüllstrukturen aller strukturierten Ebenen ein mechanischer Angriff von Halbleiteroberflächen behindert wird, auch mit weiteren

- 20 geeigneten aktiven elektronischen Schaltungen verbunden werden.

Ausgehend von dem erfindungsgemäß durch Verknüpfung von Auffüllstrukturen gebildeten Signalpfad, ermöglicht dieser die verschiedenartigsten Anwendungsmöglichkeiten. So kann der aus den untereinander verknüpften Teilstücken der Auffüllstruk-

- 25 turen bestehende Signalpfad als Versorgungsbahn dienen, indem über die untereinander verknüpften Teilstücke der Auffüllstrukturen elektronische Schaltelemente, wie Transistoren oder aber auch Dioden, Kondensatoren beziehungsweise opto-elektrische Bauteile an die Versorgungsspannung angeschlossen sind, wobei nach jedem Teilstück der Auffüllstrukturen die Verdrahtungsebene zu wechseln ist und innerhalb jeder
- 30 Verdrahtungsebene möglichst häufig auch die horizontale Richtung.

Der aus den untereinander verknüpften Teilstücken der Auffüllstrukturen bestehende Signalpfad kann aber auch als Versorgungs-Masse-Pfad dienen, indem die untereinander verknüpften Teilstücke der Auffüllstrukturen einen elektrisch leitenden Strompfad zwischen der Versorgungsspannung und dem Massepotential der elektronischen

- 5 Schaltung bilden. Dabei kann bei dieser Anwendung des geschaffenen Signalpfades zwischen jeweils zwei gesetzten Kontakten ein Abgriff erfolgen, der elektronischen Auswerteschaltungen zuführbar ist. Auch hierbei ist nach jedem Teilstück der Auffüllstrukturen die Verdrahtungsebene zu wechseln und innerhalb jeder Verdrahtungsebene möglichst häufig auch die horizontale Richtung.

10 Schließlich kann der aus den untereinander verknüpften Teilstücken der Auffüllstrukturen bestehende Signalpfad aber auch als Widerstands-Signal-Pfad dienen, wobei die untereinander verknüpften Teilstücke der Auffüllstrukturen zwischen der Versorgungsspannung und dem Massepotential der elektronischen Schaltung liegen und in den

- 15 Widerstands-Signal-Pfad in beliebigen Abständen über die gesetzten Kontakte Widerstände, wie z.B. Diffusionswiderstände, eingefügt sind. Auch hierbei kann ein Abgriff erfolgen, und zwar zwischen jeweils zwei Widerständen, der ebenfalls elektronischen Auswerteschaltungen zuführbar ist. Bei dieser Anwendung des durch die Erfindung geschaffenen Signalpfades ist ebenfalls nach jedem Teilstück der Auffüllstrukturen die 20 Verdrahtungsebene zu wechseln und innerhalb jeder Verdrahtungsebene möglichst häufig die horizontale Richtung.

Somit werden durch die Erfindung durch die Realisierung zusätzlicher sinnvoller Schaltungen zusätzliche Funktionen in den Smartcard-Chip integriert.

- 25 Eine optische Erfassung der elektronischen Schaltung des Smartcard-Chips wird durch unterschiedliche Größe und Anordnung der untereinander verknüpften Teilstücke der Auffüllstrukturen stark behindert.

- 30 Weitere bevorzugte Ausgestaltungen der Erfindung ergeben sich aus den übrigen, in den Unteransprüchen genannten Merkmalen.

Die Erfindung wird nachfolgend in Ausführungsbeispielen anhand der zugehörigen Zeichnungen näher erläutert. Es zeigen:

- Figur 1 eine Schnittdarstellung der untereinander verknüpften Teilstücke der Auffüllstrukturen eines Smartcard-Chips;
- 5 Figur 2 ein Schaltbild eines als Versorgungsbahn dienenden, durch die Teilstücke der Auffüllstrukturen nach Figur 1 gebildeten Signalpfades;
- 10 Figur 3 ein Schaltbild eines als Versorgungs-Masse-Pfad dienenden, durch die Teilstücke der Auffüllstrukturen nach Figur 1 gebildeten Signalpfades und
- 15 Figur 4 ein Schaltbild eines als Widerstands-Signal-Pfad dienenden, durch die Teilstücke der Auffüllstrukturen nach Figur 1 gebildeten Signalpfades.

Figur 1 zeigt beispielhaft eine symbolische Schnittdarstellung durch eine typische Halbleiterstruktur mit fünf Metallverdrahtungsebenen. Dabei sind die aktiven Elemente der Schaltung, wie zum Beispiel Transistoren, Widerstände, Kapazitäten, teilweise als leitende Schichten 2 in eine Trägerschicht (Wafer) 1, die aus Silizium bestehen kann, eingebbracht, teilweise durch zusätzliche Schichten, wie Oxide 3 und polykristallines Silizium (4) auf dieser Trägerschicht realisiert. Diese aktiven Elemente der Schaltung sind mittels Kontakten 5 und Metallbahnen 6 miteinander verbunden. Neben diesen aktiven Strukturen wurden kleine Auffüllstrukturen 42, 61, 62 in den verbleibenden Restflächen generiert, so dass in jeder strukturierten Ebene ein im Wesentlichen gleichmäßiges Oberflächenprofil sowie ein Mindestbedeckungsgrad der Elemente der Ebene erreicht wird. Während ein Teil der generierten Auffüllstücke 42, 62 üblicherweise elektrisch nicht miteinander verbunden ist, wird durch zusätzliche Kontakte 51 ein wesentlicher Teil der generierten Auffüllstücke 61 miteinander verbunden, so dass ein Signalpfad entsteht, der mit einem Ende über einen Kontakt 51 an der Transistorstruktur 21, 31, 41 angeschlossen ist. Zwischen den elektrisch leitenden Strukturen befinden sich

Isolationsschichten 7, 71, zum Beispiel aus Siliziumoxid. Darüber hinaus verhindern die Auffüllstücke durch ihre Anordnung und Größe weitestgehend eine optische Erfassung der elektronischen Schaltung.

- 5 Beim Setzen der Kontakte 51 ist berücksichtigt, dass nach jedem Teilstück 61 der Auffüllstrukturen die Verdrahtungsebene und innerhalb dieser möglichst häufig auch die horizontale Richtung gewechselt wird. Beim Setzen der Kontakte 51 ist aber auch berücksichtigt worden, dass die aktiven elektrisch miteinander in Verbindung stehenden Teilstücke 61 zumindest teilweise neben elektrisch nicht miteinander verbundenen
- 10 Teilstücken 42, 61 der Auffüllstruktur liegen, so dass eine optische Unterscheidung unter dem Mikroskop stark erschwert wird.

- Die Figur 2 zeigt eine mögliche Variante der Realisierung einer zusätzlichen Schaltung und damit die Integration einer zusätzlichen Funktion in den Smartcard-Chip nach Figur 1, in dem der Signalpfad durch das Setzen von Kontakten 51 zwischen den Teilstücken 61 der Auffüllstruktur und dem Source-Gebiet eines Transistors 9 als Versorgungsbahn dient. Dabei wird nach jedem Teilstück 61 der Auffüllstrukturen die Verdrahtungsebene gewechselt und innerhalb dieser möglichst häufig die horizontale Richtung.
- 20 Ein weiteres Anwendungsbeispiel zeigt Figur 3. Dabei sind Teilstücke 61 der Auffüllstruktur mittels Kontakten 51 zu einem geschlossenen Signalpfad verbunden und das eine Ende dieses Pfades ist dabei mit der Versorgungsspannung vdd und das andere über einen Widerstand mit dem Massepotential gnd verbunden. Über weitere Kontakte 10 wird das elektrische Potential, das sich in den Teilstücken 61 bildet, geeigneten
 - 25 Auswerteschaltungen zugeführt. Der Eingang der Auswerteschaltung ist in der Abbildung durch den Gate-Anschluss 41 eines pMOS-Transistors 11 angedeutet. Auch in dieser Anwendung ist es wichtig, möglichst häufig die Verdrahtungsebene zu wechseln und innerhalb der Ebene möglichst häufig die Richtung

Eine weitere Variante der Anwendung des Signalpfades, der durch das Setzen von Kontakten 51 bei dem Smartcard-Chip nach Figur 1 als Voraussetzung für die Integration einer zusätzlichen Funktion in den Smartcard-Chip geschaffen wurde, ist aus Figur 4 ersichtlich. Gemäß dieser Figur dient der Signalpfad als Widerstands-Signal-Pfad.

- 5 Dabei sind Teilstücke 61 der Auffüllstruktur wiederum durch Kontakte 51 zu einem geschlossenen Signalpfad verbunden und das eine Ende dieses Pfades ist dabei ebenfalls mit der Versorgungsspannung vdd und das andere über einen Widerstand mit dem Massepotential gnd verbunden. Zusätzlich werden zwischen die Metallbahnen 61 der Auffüllstruktur durch Kontakte 51 Widerstände 14 eingefügt, wobei es sich bei den
- 10 Widerständen auch um Diffusionswiderstände handeln kann. Es bildet sich also ein Signalpfad von alternierenden Widerständen und Teilstücken der Auffüllstruktur.

- Bei diesem Widerstands-Signal-Pfad erfolgt mittels weiterer Kontakte 15 ein Potentialabgriff jeweils zwischen zwei Widerständen. Dieses Potential wird dann wiederum
- 15 geeigneten Auswerteschaltungen - hier als pMOS-Transistoren 16 angedeutet - über die Kontakte 15 zugeführt.

Auch in dieser Anwendung ist es wichtig, möglichst häufig die Verdrahtungsebene zu wechseln und innerhalb der Ebene möglichst häufig die Richtung.

BEZUGSZEICHENLISTE

- | | |
|--------|---|
| 1 | Trägerschicht |
| 2 | leitende Schicht |
| 5 3 | Oxid |
| 4 | polykristallines Silizium, Gate-Anschluss |
| 5 | Kontakt |
| 6 | Metallbahn |
| 7 | Oxid (Isolation) |
| 10 8 | Kontakt |
| 9 | Transistor |
| 10 | Kontakt |
| 11 | Transistor |
| 12 | Kontakt |
| 15 13 | Widerstand |
| 14 | Widerstand |
| 15 | Kontakt |
| 16 | Transistor |
| 17 | Kontakt |
| 20 18 | Widerstand |
| 21 | leitende Schicht |
| 31 | Oxid |
| 41 | polykristallines Silizium, Gate-Anschluss |
| 42 | Auffüllstück, polykristallines Silizium |
| 25 51 | Kontakt |
| 61 | Auffüllstück, Metall |
| 62 | Auffüllstück, Metall |
| 71 | Oxid |
| 30 gnd | Massepotential |
| vdd | Versorgungsspannung |

PATENTANSPRÜCHE

1. Sicherheitssensibles Halbleitererzeugnis, insbesondere Smartcard-Chip, bei dem neben den durch das Chipdesign entworfenen elektrisch aktiven Strukturen in Form von in und auf einer Trägerschicht (1), die zum Beispiel aus Silizium bestehen kann, Schaltkreisfunktionen realisiert sind, zusätzliche, untereinander isolierte, elektrisch leitfähige Teilstücke (42, 61, 62) (den Tiles), als Auffüllstruktur generiert sind,
dadurch gekennzeichnet,
dass die generierten Teilstücke (42, 61, 62) der Auffüllstrukturen derart mit Kontakten (51) kombiniert sind, dass neben den realisierten Schaltungsstrukturen des Schaltkreises (2, 3, 4, 5, 6) zusätzliche Schaltungsfunktionen generiert sind.

10

2. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 1,
dadurch gekennzeichnet,
dass die generierten Teilstücke (42, 61, 62) der Auffüllstrukturen aus Metall, aus polykristallinem Silizium aus Diffusionsgebieten oder aus anderen, elektrisch leitfähigen Materialien des Halbleitererzeugnisses bestehen.
- 15
3. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 2,
dadurch gekennzeichnet,
dass die Kontakte (51) auch durch ein Routing-Programm eines Entwurfsprogramms für
20 Chipdesigns gesetzt sind.

**4. Sicherheitssensibles Halbleitererzeugnis nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet**

dass die passiven, aus Metall bestehenden Auffüllstrukturen (61) elektrisch miteinander
in Verbindung stehen, so dass mindestens ein geschlossener Signalpfad zwischen zwei

5 oder mehreren Knotenpunkten der aktiven Schaltung des Schaltkreise gebildet ist.

**5. Sicherheitssensibles Halbleitererzeugnis nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet**

dass die Kontakte (51) derart gesetzt sind, dass sowohl horizontale als auch vertikale
willkürliche Verknüpfungen der Teilstücke (61) der Auffüllstruktur entstehen.

**6. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 5,
dadurch gekennzeichnet**

dass die Kontakte (51) derart gesetzt sind, dass nach jedem Teilstück (61) der
Auffüllstruktur die Verdrahtungsebene und innerhalb dieser die horizontale Richtung
gewechselt wird.

**7. Sicherheitssensibles Halbleitererzeugnis nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet**

20 dass im Wesentlichen der überwiegende Anteil der generierten Auffüllstrukturen (61) in
den Signalpfad integriert ist, so dass aktive, elektrisch verbundene Teilstücke (61) der
Auffüllstrukturen auch neben Blindstrukturen (62) liegen, die gegenüber den aktiven,
elektrisch verbundenen Teilstücken (61) der Auffüllstrukturen isoliert sind.

**25 8. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 7,
dadurch gekennzeichnet**

dass der Signalpfad mit weiteren geeigneten integrierten elektronischen
Schaltelementen, wie zum Beispiel Transistoren, Dioden, Widerständen, Kapazitäten
verbunden ist.

9. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 8,
dadurch gekennzeichnet,

dass der aus untereinander verknüpften Teilstücken (61) der Auffüllstrukturen
bestehende Signalpfad als Versorgungsbahn dient, indem über die untereinander

- 5 verknüpften Teilstücke (61) der Auffüllstrukturen elektronischen Schaltelementen, wie
Transistoren, Dioden, Widerständen, Kapazitäten beziehungsweise opto-elektrische
Bauteile an die Versorgungsspannung (vdd) angeschlossen sind.

10. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 8,

- 10 dadurch gekennzeichnet,

dass der aus untereinander verknüpften Teilstücken (61) der Auffüllstrukturen
bestehende Signalpfad als Versorgungs-Masse-Pfad dient, indem über die untereinander
verknüpften Teilstücke (61) der Auffüllstrukturen ein elektrisch leitender Strompfad
zwischen der Versorgungsspannung (vdd) und dem Massepotential (gnd) der
15 elektronischen Schaltung gebildet ist.

11. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 9,

dadurch gekennzeichnet,

- 20 dass zwischen jeweils zwei Kontakten (51) des Signalpfades ein Abgriff erfolgt, der
elektronischen Auswerteschaltungen zuführbar ist.

12. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 10,

dadurch gekennzeichnet,

- 25 dass der aus untereinander verknüpften Teilstücken (61) der Auffüllstrukturen
bestehende Signalpfad als Widerstands-Signal-Pfad dient, wobei die untereinander
verknüpften Teilstücke (61) der Auffüllstrukturen zwischen der Versorgungsspannung
(vdd) und dem Massepotential (gnd) der elektronischen Schaltung angeschlossen sind,
und darüber hinaus in diesen Pfad in beliebigen Abständen mittels gesetzter Kontakte
Halbleiterwiderstände eingefügt sind.

13. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 11,
dadurch gekennzeichnet,

dass zwischen jeweils zwei Widerständen (14) des Signalpfades ein Abgriff erfolgt, der elektronischen Auswerteschaltungen zuführbar ist.

5

14. Sicherheitssensibles Halbleitererzeugnis nach Anspruch 12,
dadurch gekennzeichnet,

dass die optische Erfassung der elektronischen Schaltung sicherheitssensibler Halbleitererzeugnisse, insbesondere Smartcard-Chips, durch die Größe und Anordnung

10 der verknüpften Teilstücke (61) der Auffüllstrukturen stark behindert wird.

ZUSAMMENFASSUNG

Sicherheitssensibles Halbleitererzeugnis, insbesondere Smartcard-Chip

Um ein sicherheitssensibles Halbleitererzeugnis, insbesondere Smartcard-Chip zu schaffen, bei dem neben den durch das Chipdesign entworfenen, elektrisch aktiven

- 5 Strukturen (2,3,4,5,6) in Form von in und auf einer Trägerschicht (1), die zum Beispiel aus Silizium bestehen kann, Schaltkreisfunktionen realisiert sind werden untereinander isolierte, elektrisch leitfähige Teilstücke (42, 61, 62), (den Tiles), der Auffüllstruktur, die in den verbleibenden Restflächen generiert sind, mittels eines Entwurfsprogramms generiert, was eine Analyse der darunter befindlichen sicherheitssensiblen Schaltkreis-
- 10 struktur stark behindert. Die Kontakte zwischen den generierten Auffüllstücken zur Verknüpfung letzterer zu den bezeichneten zufälligen Signalpfaden können „per Hand“ oder mittels Kombination dieser Entwurfsprogramme und eines entsprechenden Routing-Programms gesetzt werden.

1/2

Fig. 1

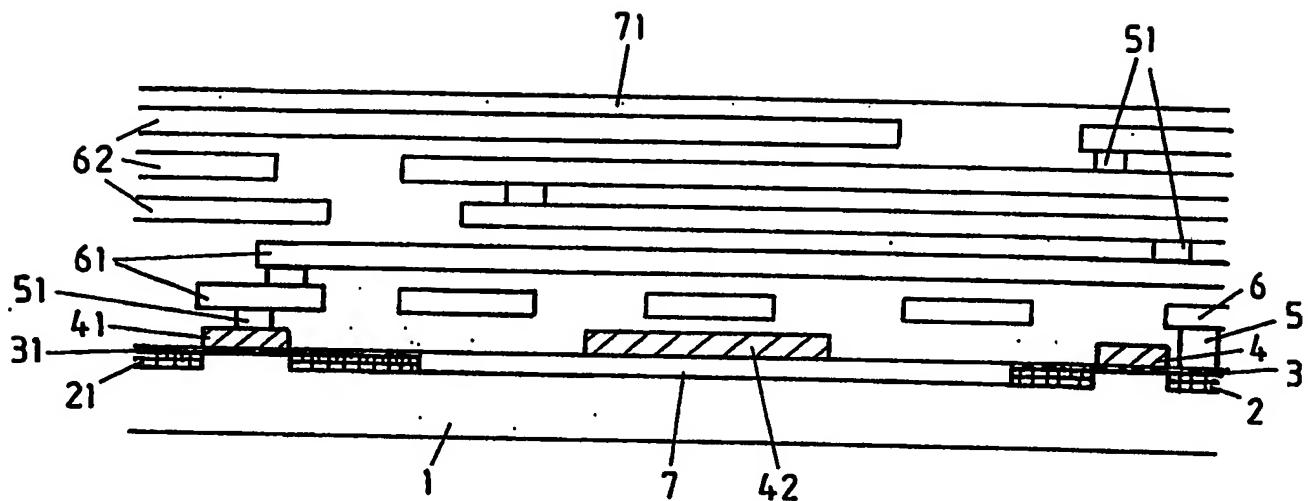
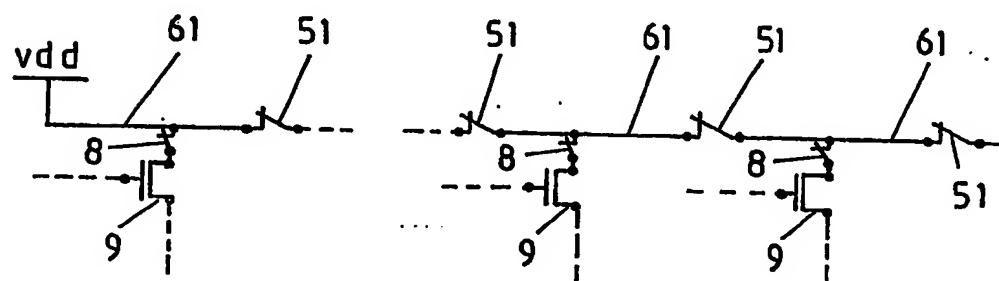


Fig. 2



2 / 2

Fig. 3

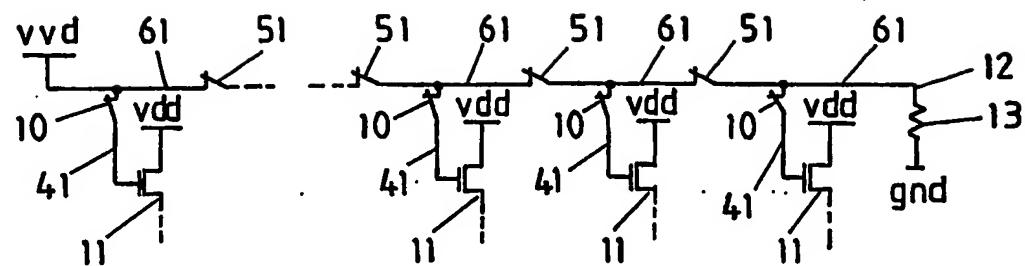
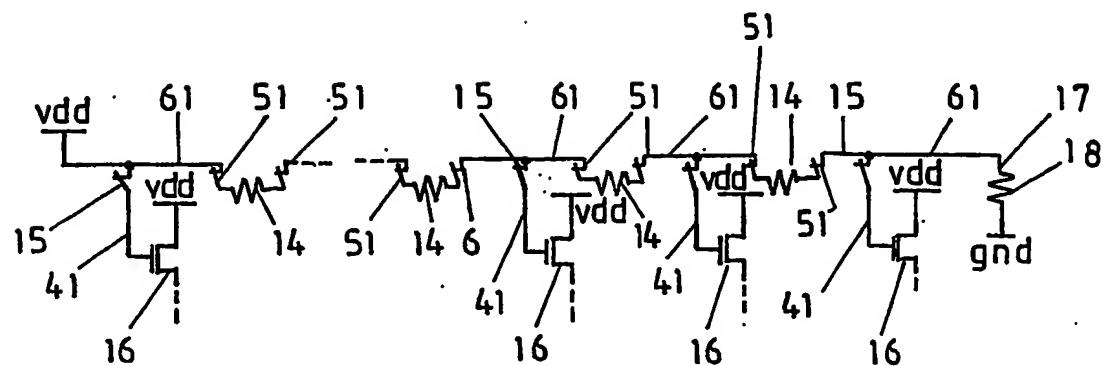


Fig. 4



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.